

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-209941

(43)Date of publication of application : 31.08.1988

(51)Int.Cl.

B41J 3/00
G06F 5/00
G06F 15/353
H04N 1/46

(21)Application number : 62-044658

(71)Applicant : FUJITSU LTD

(22)Date of filing : 27.02.1987

(72)Inventor : MIKAMI TOMOHISA

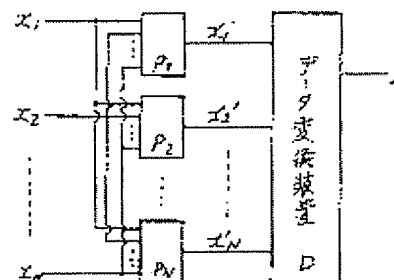
(54) DATA CONVERTER

(57)Abstract:

PURPOSE: To enable a scale of hardware to be reduced by improving precision greatly, by a method wherein data of which a notch width is adjusted according to each input data is at first calculated and then, conversion of this data is executed with a data converter.

CONSTITUTION: Front conversion parts $P_1, P_2 \dots P_n$ and a data converter D are provided, and data $X_1', X_2' \dots X_n'$ of which notch widths are adjusted according to multi-dimensional input data $X_1, X_2 \dots X_n$ are at first calculated without directly converting them. Then, the conversion thereof is executed by, for instance, a linear interpolation method with the data convertor D .

Therefore, conversion characteristic of data which is outputted at a uniform notch width becomes smooth to each X_1' , and an accurate linear interpolation can be carried out. Then, when a hardware scale of the convertor D is the same, a great increase of precision can be realized with a slight additional circuit. When conversion precision is the same, the hardware scale of the converter D can be extremely reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-209941

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)8月31日

B 41 J 3/00

A-7612-2C

G 06 F 5/00

B-7612-2C

15/353

Z-7230-5B

H 04 N 1/46

8320-5B

6940-5C

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 データ変換装置

⑯ 特 願 昭62-44658

⑰ 出 願 昭62(1987)2月27日

⑱ 発 明 者 三 上 知 久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 山 谷 皓 榮

明 細 書

1. 発明の名称 データ変換装置

2. 特許請求の範囲

N次元のデジタルデータを入力し、該入力データを所定の変換規則にしたがって変換して出力するデータ変換装置において、

N個の入力データ x_1 、 x_2 、… x_N を入力して x_i ($1 \leq i \leq N$) に対応する中間データ x_i' を出力するN個のデータ変換手段(P_1 、 P_2 、… P_N)と、

N個の中間データ x_1' 、 x_2' 、… x_N' を入力して最終変換値 V を出力するデータ変換手段(C_V)を具備したことを特徴とするデータ変換装置。

3. 発明の詳細な説明

(目次)

概要

産業上の利用分野

従来の技術 (第5図)

発明が解決しようとする問題点

問題点を解決するための手段 (第1図)

作用 (第2図)

実施例 (第3図、第4図)

発明の効果

(概要)

多次元の、複数ビットの入力データを所定の変換規則にしたがって変換する装置において、各入力データに関して前変換を行う手段と、この前変換出力に対して最終変換を行う手段を設け、入力データを前変換し、この前変換したもので最終変換を行うようにしたものの。

(産業上の利用分野)

本発明はデータ変換装置に係り、特に多次元の入力データに対してこれに対応した変換値を出力するものに関する。

多次元のデータを入力し、一定の規則に従って入力値に対応する変換値を出力する手段は種々の装置で使用されている。

例えばR(赤)、G(緑)、B(青)各8ビットの刺激値信号(TVカメラから得た各色毎の信号)を入力し、これに対応する印刷の三原色インクY(黄)、M(マゼンタ)、C(シアン)各8ビットの濃度値信号を出力する色変換回路は、入力、出力とも3次元の変換手段であり、カラープリンタ等で使用されている。

〔従来の技術〕

従来のこの種変換装置では、次元数が少ない場合にはROM(Read Only Memory)にすべての入力値の組合わせに対応する変換出力値(例えばR、G、Bの入力に対するY、M、C出力)を格納してこのような変換手段を実現していた。しかし次元数が多い場合には変換規則を演算回路で実現するか、あるいは別途出願の如く、ROMと多次元直線補間回路の組合わせによりこのような変換装

置を実現していた。

〔発明が解決しようとする問題点〕

ところで多次元入力値に対応する変換値の格納されたROMを用いる方式では、ROMの容量が変換精度に比例して大きくなり、また演算回路を用いる方式ではハードウェア規模が変換精度に比例して大きくなるという問題があった。

ところでROMと直線補間手段を使用する場合には、例えば各8ビット入力データに対して各上位5ビットのROMを用意し、その出力を直線補間する。例えば第5図に示す如く、B₀のデータを得るときこのB₀の上位5ビットのB点のデータbおよびB+2⁵のC点データCを求め、(B₀-B)の差Δxによりb₀'を求めこれを所定のデータと近似するものである。

この直線補間方式では、第5図に示す如く、A・B間のA'に対するデータを得る場合、真の値a₀と近似値a₀'の差が大きくなる場合がある。

したがって本発明の目的は、きわめて小規模の

ハードウェアにより入力データを各次元に独立に前処理を行うことにより、変換テーブルまたは演算回路における処理を精度よく改善したデータ変換装置を提供することである。

〔問題点を解決するための手段〕

まず本発明の原理について説明する。

入力データの次元数をN(Nは自然数)とし、各入力データx₁(1≦i≦N)のビット数をM₁ビットとする。前記の如く、このような入力データに対応する変換装置の実現方法はいろいろあるが、変換テーブル(ROM)を用いる場合でも、変換演算回路を用いる場合でも、入力値の組合わせによって入力値の最小刻み(最下位1ビット)の変化に対する変換出力値の変化量は大幅に変化する。したがって変換装置の精度はその最大値によりきまる。単一の鋭いピークを持つような極端な変換特性の場合には、ピーク部分の精度だけを確保するためにハードウェア規模が大きくなってしまふ。

本発明はこのような問題を解決するため、第1図に示す如く、前変換部P₁、P₂—P_Nおよびデータ変換装置Dを設け、多次元の入力データx₁、x₂—x_Nに対して直接変換を行わずに、まず各入力データx₁、x₂、…x_Nに対応して刻み幅を調整されたデータx₁'、x₂'、…x_N'を算出し、次にこのx₁'、x₂'、…x_N'に対して、データ変換装置Dにより例えば直線補間手法で変換を実行する。なお前変換部P₁—P_Nにはすべての入力データx₁—x_Nが入力されているが、当然そのうちで最も各出力x₁'—x_N'に対して大きく影響する入力のみを選択し、必要に応じて上位何ビットかずつを用いればよい。

〔作用〕

これにより、例えば第2図(a)に示す如く、均一の刻みでデータを出力していたものが、第2図(b)に示す如く、変化分の大きいところは刻み幅を小に、変化分の小さいところは刻み幅を大きくするようにアドレスが設定でき、これにもと

づき、第2図(C)に示す如き、データを取り出すことができるので、各 x_1' に対しては変換特性がなだらかになり、正確な直線補間を行うことができる。したがって変換装置のハードウェア規模を同一とすればわずかな付加回路で大幅な精度向上が実現でき、逆に変換精度を同一とすれば変換装置のハードウェア規模を大幅に縮小できる。

〔実施例〕

本発明の一実施例を第3図にもとづき説明する。

入力データとして、R、G、B各8ビットの刺激値信号を入力し、これに対応する印刷の三原色インクY、M、C、K各4ビットの濃度値信号を出力するフルカラープリンタ用色変換装置回路を例として説明する。なお、出力信号Y、M、CおよびKを算出する回路は基本的に同じであるのでYについて代表的に図示する。

第3図において、1は第1ROM、2は第2ROM、3は第3ROM、4は第4ROMである。

第1ROM1～第3ROM3は前変換部を構成

い。したがって変換精度は刺激値が小さい所できまり、1Mビットの変換テーブルで4ビットの精度をкаろうじて確保していた。(従来では変換出力ROMの容量は入力各6ビット、出力4ビットで $2^{18} \times 4 = 2^{20}$ ビット=1Mビットである)。

本発明によれば、前記画信号の場合には、前変換用の第1ROM1～第3ROM3にて、例えば $R' = R^{1/2}$ 、 $G' = G^{1/2}$ 、 $B' = B^{1/2}$ で変換すれば、RGB-YMCK変換テーブルである第4ROM4は、この R' 、 G' 、 B' に対しては情報密度の疎密がはるかに少なく、各入力5ビットで十分である。このとき第4ROM4の容量は $2^{15} \times 4 = 2^{17}$ ビット(128Kビット)となる。したがって $2^8 = 256$ バイトの第1ROM1～第3ROM3を用いるだけで変換テーブルの容量を1Mビットから128Kビットに縮小でき、大幅に低価格化できる。

第3図の例では、この第4ROM4に直線補間を行ったデータを格納したものについて説明した

するものであり、入力がわずかに変化しても出力が大きくかわるような範囲に対しては例えば1:1に近く、また入力が大きく変化しても出力があまりかわらない範囲に対しては例えば5:10:1に近く非線形に前変換を行う。このように前変換された R' 、 G' 、 B' を第4ROM4に入力する。この第4ROM4では、第2図(C)に示す如く、なだらかに変換された出力を用いて直線補間されたデータが格納されているので、これから直線補間されたデータYを出力することができる。

なお、同様にしてM、C、Kについても直線補間されたデータを得ることができる。

一般にR、G、B刺激値データ(TVカメラ信号)の性質として最大入力値を0～255に均等分割したとき、刺激値が小さい所(0付近)では入力が1変化しただけでもY、M、C、K変換値は1近い大きな変化を示すのに対し、刺激値が大きい所(255付近)では入力が5～10変化してもY、M、C、K変換値の変化は1未満と小さ

が、勿論この補間を演算回路で行うこともできる。また第3図では各前変換用の第1ROM1～第3ROM3は、R、G、Bがそれぞれの入力データのみで前変換される例を示している。

次に、第4図により、より一般的な実施例を説明する。

前記第3図に示した例は各入力を単独に前変換しただけである。しかしより一般的には最適な前変換特性は他の入力の値によって大きく影響されることが多い。第4図の実施例では、入力 x_1 、 x_2 、 x_3 について以下のように前変換を行っている。

x_1 : x_2 の影響をかなり受けるが x_3 の影響は受けないので、 x_1 8ビット、 x_2 の上位6ビットをアドレスとして変換する。

x_2 : x_1 、 x_3 の影響を多少受けるので、 x_2 8ビット、 x_1 と x_3 の各上位3ビットをアドレスとして変換する。

x_3 : x_1 、 x_2 の影響ともわずかなので、 x_3 8ビットのみをアドレスとして変換する。

このように前変換された x_1' 、 x_2' 、 x_3' によりデータ変換装置である第4ROM13がアクセスされ、これらに応じたデータ変換が行われ、その結果出力 f が得られる。

この第4図のような場合、従来の方法では x_1 、 x_2 、 x_3 を8ビットとして $2^{24} \times 6$ ビット(12Mバイト)の変換テーブルROM4が必要となり、実現不可能であったが、本発明によれば、 $2^{14} \times 6$ ($< 128K$)のROM(第1、第2ROM)2個と、 $2^8 \times 6$ ($< 2K$)ビットのROM(第3ROM)1個および $2^{17} \times 6$ ($< 2M$)ビットのROM(第4ROM)1個で実現可能となった。

なお前記の場合は入力データがR、G、Bあるいは x_1 、 x_2 、 x_3 等3つの例について説明したが、本発明の入力数は勿論このような3次元の例に限定されるものではなく、他の数の場合でも適用できるものである。その刻み幅の選択は、データ変換用のROMを作るときにその微分を求め、その値が大きい部分の刻み幅を小とするような手

法で行うこともできる。

また以上の実施例では変換をテーブル参照により行った例について説明したが、勿論演算回路で変換を行う場合でも全く同様に適用できる。

(発明の効果)

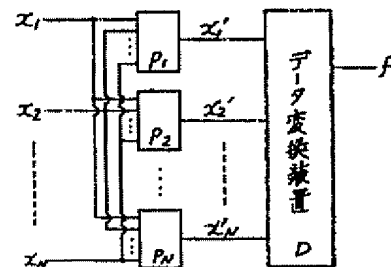
本発明によれば多次元の入力データ変換装置においてわずかな付加回路で大幅に精度を向上させることができる。また変換精度を同一とすれば、入力データ変換装置のハードウェア規模を大幅に縮小できる。したがって従来はハードウェア規模が大きくなり過ぎて実現不可能であったデータ変換装置も実現可能となる。

4. 図面の簡単な説明

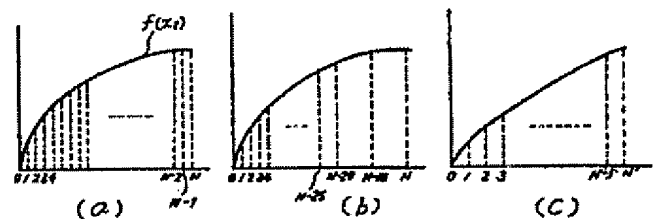
- 第1図は本発明の原理図、
- 第2図は本発明の動作説明図、
- 第3図は本発明の一実施例構成図、
- 第4図は本発明の他の実施例構成図、
- 第5図は従来の問題点説明図である。

1---第1ROM 2---第2ROM
3---第3ROM 4---第4ROM

特許出願人 富士通株式会社
代理人弁理士 山 谷 略 榮



本発明の原理図
第1図

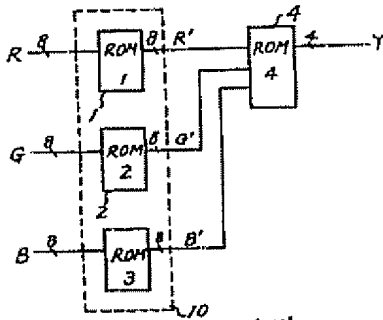


本発明の動作説明図
第2図

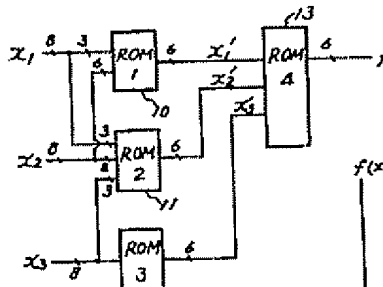
昭和62年 3月31日

特許庁長官 黒田 明雄 殿

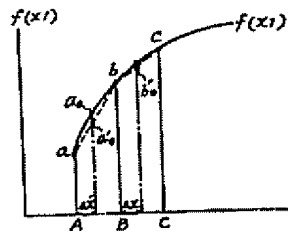
防



本発明の実施例
第3図



本発明の他の実施例
第4図



従来の問題と説明図
第5図

1. 事件の表示 昭和62年特許願第44658号

2. 発明の名称 データ変換装置

3. 補正をする者

事件との関係 特許出願人

住 所 神奈川県川崎市中原区上小田中1015番地

名 称 (522) 富士通株式会社

代表者 山本 卓 眞

4. 代理人

住 所 東京都千代田区神田淡路町 1丁目19番 8号

千代田ビル

氏 名 (8329) 弁理士 山 谷 晴 榮

5. 補正により増加する発明の数 なし

6. 補正の対象 明細書の発明の詳細な説明の欄及び図面

7. 補正の内容 別紙の通り

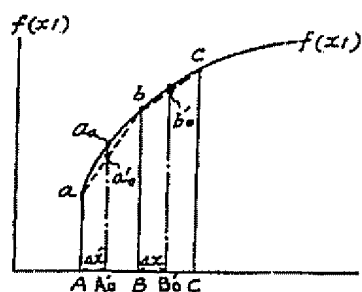
62 4. 1

補 正 の 内 容

9. 第5図を別紙の通り補正する。

以上

1. 明細書第4頁第11行に記載された「B。」を「B。」と補正する。
2. 同頁第12行に記載された「B。」を「B。」と補正する。
3. 同頁第13行に記載された「B + 2⁵」を「B + 32 (2⁵)」と補正する。
4. 同頁第13行～第14行に記載された「(B - B)」を「(B - B)」と補正する。
5. 同第7頁第12行に記載された「Y、M、C、K各」を「Y、M、CおよびK (黒) 各」と補正する。
6. 同第9頁第19行～第20行に記載された「直線補間を行った」を「変換」と補正する。
7. 同第10頁第1行に記載された「補間」を「変換」と補正する。
8. 同第11頁第9行に記載された「(<128 K) の」を「(<128 K) ビットの」と補正する。



従来の問題点説明図

第 5 図